HS2321C 说明书

HS2321C 是我公司开发的一款 8 位 MCU,具有高速度、低工作电压、低功耗、较大的输入输出直接驱动能力、体积小等特点,全面兼容 PIC16C57,且可通过掩膜在外部晶体振荡器频率不变的情况下使内部工作频率提高 4 倍，性价比高,是低档 8 位 MCU 家族中的精品.

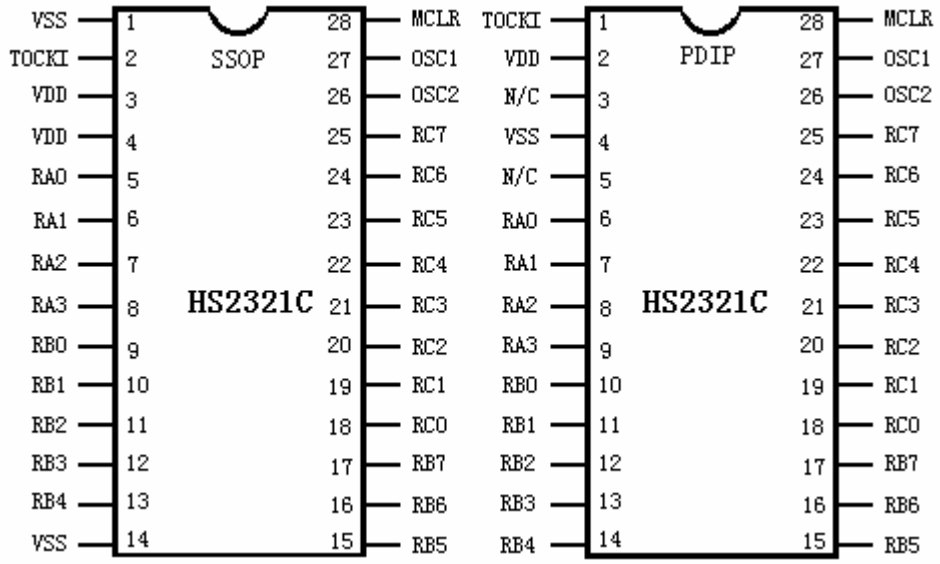
★性能特点简介:

A. 高性能类-RISC CPU
- 一共只有 33 条指令
- 除了程序分支指令外其他所有的指令都是单周期指令
- 工作速度:DC～20MHz 的时钟输入; DC～200ns 的指令周期
- 12 位字长的指令
- 8 位字长的数据
- 8 个硬件专用寄存器
- 两级硬件堆栈
- 对数据和指令都有直接、间接和相对寻址方式

B. 外围部件特性
- 带有 8 位可编程预定标器的 8 位实时时钟/计数器(TMR0)
- 有上电复位功能 POR
- 有芯片复位定时器
- 带有片内 RC 振荡器的监视定时器 WDT,以保证可靠工作
- 有省电的休眠方式
- 可对以下 4 种不同振荡器方式进行选择:RC 型、XT 型、HS 型和 LP 型

C. CMOS 工艺技术
- 采用低功耗高速 CMOS ROM 技术
- 全静态设计
- 宽范围的工作电压:2.1V～6.25V
- 低功耗:在 4MHz 时钟下,电源电压为 5V 时,典型的电流值小于 2mA

★引脚说明



HS2321C 引脚说明表

引脚名	引脚号 PDIP	引脚号 SSOP	I/O/P 类型	缓冲器类型	说明
RA0	6	5	I/O	TTL	这是一个可位控的 4 位双向 I/O 口 A,即寄存器 F5
RA1	7	6	I/O	TTL	
RA2	8	7	I/O	TTL	
RA3	9	8	I/O	TTL	
RB0	10	9	I/O	TTL	这是一个可位控的 8 位双向 I/O 口 B, 即寄存器 F6
RB1	11	10	I/O	TTL	
RB2	12	11	I/O	TTL	
RB3	13	12	I/O	TTL	
RB4	14	13	I/O	TTL	
RB5	15	15	I/O	TTL	
RB6	16	16	I/O	TTL	
RB7	17	17	I/O	TTL	
RC0	18	18	I/O	TTL	这是一个可位控的 8 位双向 I/O 口 C, 即寄存器 F7
RC1	19	19	I/O	TTL	
RC2	20	20	I/O	TTL	
RC3	21	21	I/O	TTL	
RC4	22	22	I/O	TTL	
RC5	23	23	I/O	TTL	
RC6	24	24	I/O	TTL	
RC7	25	25	I/O	TTL	
T0CKI	1	2	I	ST	TMR0 定时器/计数器的输入脚,如不用,为减少功耗应接地或接 VDD
MCLR	28	28	I	ST	总清除（复位）输入脚。MCLR 为低电平时对芯片复位
OSC1/CLKIN	27	27	I	—	振荡器晶体/外部时钟源输入线
OSC2/CLKOUT	26	26	I	—	振荡器晶体输出线；在晶体振荡器方式接晶体或谐振器，在 RC 方式输出 OSC1 频率的 1/4 信号 CLKOUT，并表示指令周期率
VDD	2	3, 4	P	—	电源电压，一般为 5V（在 2.2～6.25V 范围可选）
VSS	4	1, 14	P	—	地线

N/C	3, 5 —	—	—	注意：当芯片为 PDIP 封装形式时，引脚 3 为低电平将进入测试方式，因此正常工作时此脚应接高电平或不接。

★ 存储器组织结构

■程序存储器的组织结构

片内程序存储器（ROM）采用的是“页”结构，每页为 512 个字（字长为 12 位），它可直接寻址的程序存储空间为一页，即 512 个字，如需要更大的程序存储器时，可以通过选择 1～4 页面来寻址。页面地址由状态寄存器 F3 的 D6 和 D5（PA1 和 PA0）决定。指令执行的顺序由自动增量的程序计数器 PC 控制。程序控制操作支持直接、间接和相对寻址方式，当需要非顺序执行跳转时，可以通过位测试和跳转指令、子程序调用指令、转移指令或把通过计算获得的地址送入程序计数器 PC 实现。HS2321C 的 ROM 大小是 2K。

另外片内有 2 级硬件堆栈，可以实现 2 级子程序嵌套。使用中需要注意不能超过 2 级嵌套调用，否则就要出错。

系统复位后，程序计数器 PC 指向程序存储器最后一个单元，即 7FFh,状态寄存器 STATUS 的 PA1、PA0 指向第零页，所以通常需要在程序存储器的最后一个单元安排一条转移指令。

■数据存储器的组织结构

寄存器组可以分成两大类：通用寄存器和专用寄存器。

通用寄存器用于指令执行中存放数据或控制信息；专用寄存器包括定时器寄存器、程序计数器 PC、状态寄存器 STATUS、I/O 寄存器和组选择寄存器 FSR 等。

HS2321C 专用寄存器一览表

地址	寄存器名	D7 D6 D5 D4 D3 D2 D1 D0	上电复位值	MCLR & WDT 复位值
00h	INDF	用 FSR 的内容寻址数据存储器	---- ----	---- ----
01h	TMRO	8 位实时时钟/计数器	0000 0000	uuuu uuuu
02h	PCL	程序计数器 PC 的低 8 位	1111 1111	1111 1111
03h	STATUS	PA2 PA2 PA0 TO PD Z DC C	0001 1000	000? ?uuu
04h	FSR	间接数据存储器地址指针	1000 0000	uuuu uuuu
05h	PORTA	— — — — RA3 RA2 RA1 RA0	---- xxxx	---- uuuu
06h	PORTB	RB7 RB6 RB5 RB4 RB3 RB2 RB1 RB0	xxxx xxxx	uuuu uuuu
07h	PORTC	RC7 RC6 RC5 RC4 RC3 RC2 RC1 RC0	xxxx xxxx	uuuu uuuu

其中：x=不确定； u=未改变； “-”=未用，读出该位时为“0”； “?”详见第 6 页。

注：●程序计数器 PC 的高位字节不能直接进行访问，PC 地址的高位可以通过写入状态寄存器 STATUS 中的 PA1 和 PA0 来选择页面地址。

●STATUS 中的 PA2（D7）未用，不受影响。

■ 状态寄存器 STATUS（F3）

PA2	PA1	PA0	TO	PD	Z	DC	C
D7	6	5	4	3	2	1	D0

◆C（D0）—进位/借位标志位

对加法指令 ADDWF 和 ADDLW，加法运算结果的最高有效位产生进位时，该位被置 1，无进位时清零。但对减法指令 SUBWF，减法运算结果产生借位时，该位被清零，而无借位时被置 1。对循环移位指令 RRF 和 RLF，该位将与源寄存器的数据一起循环移位。

◆ DC（D1）—半进位/借位标志位

对加法指令 ADDWF 和 ADDLW，运算结果中的低 4 位向高 4 位有进位，该位被置 1，无进位清零。对减法指令的借位极性则刚好相反。

◆ Z（D2）—全零标志位

当算术运算或逻辑运算的结果为 0 时，该位被置 1，否则为 0。

◆ PD（D3）—低功耗标志位

芯片上电后或执行 CLRWDT 指令后，该位被置 1；当执行 SLEEP 指令后，该位被清零。

◆ TO（D4）—定时时间到标志位

芯片上电后或执行 CLRWDT 和 SLEEP 指令后，该位被置 1；当监视定时器 WDT 定时时间到时，该位被清零。

◆ PA1 PA0（D6 D5）—程序存储器页面地址预选位

D6	D5	页面
0	0	第 1 页（000h～1FFh）
0	1	第 2 页（200h～3FFh）
1	0	第 3 页（400h～5FFh）
1	1	第 4 页（600h～7FFh）

◆ PA2（D7）—保留位未用

■选择寄存器 OPTION

选择寄存器 OPTION 不属数据存储器，是一个用来设置 TMR0/WDT 预分频值、外部 INT 中断和 TMR0 存放各种控制位的只写寄存器。

—	—	T0CS	T0SE	PSA	PS2	PS1	PS0
D7	6	5	4	3	2	1	D0

◆PS2、PS1、PS0（D2、D1、D0）—预分频位

预分频位定义

PS2	PS1	PS0	TMR0 分频率	WDT 分频率	PS2	PS1	PS0	TMR0 分频率	WDT 分频率
0	0	0	1：2	1：1	1	0	0	1：32	1：16
0	0	1	1：4	1：2	1	0	1	1：64	1：32
0	1	0	1：8	1：4	1	1	0	1：128	1：64
0	1	1	1：16	1：8	1	1	1	1：256	1：128

◆ PSA（D3）—预分频器分配位

PSA=0 预分频器指定分配为 TMR0 用

PSA=1　预分频器指定分配为 WDT 用

◆T0SE（D4）—TMR0 源触发沿选择位

T0SE=0 当 T0CKI 引脚上出现上升沿时计数器加 1

T0SE=1 当 T0CKI 引脚上出现下降沿时计数器加 1

◆T0CS（D5）—TMR0 时钟信号源选择位

T0CS=0 用内部指令周期时钟（CLKOUT）

T0CS=1 用 T0CKI 引脚上外部输入的脉冲

◆ D7、D6 位—保留未用

这两位未用，读出时为“0”

■间接寻址 INDF（00h）和 FSR（04h）寄存器

INDF 间址寄存器不是一个物理寄存器，它是用来协同“寄存器选择”寄存器 FSR 实现间接寻址操作，实际有效地址是 FSR 的内容。FSR 的低 5 位用来存储选择 32 个数据存储单元的地址 00h～1Fh。当不用间接寻址方式时,FSR 寄存器可以作为 5 位的通用寄存器使用。FSR 的高两位 D6、D5 是体选位(00 对应 BANK0,01 对应 BANK1,10 对应 BANK2,11 对应 BANK3)。而体 BANK1、2、3 的低位地址的 16 个寄存器都被映射到 BANK0 的 16 个低位地址，因此虽然 7 位的 FSR 寄存器存放间接地址可以对 128 个寄存器逻辑地址寻址，但实际上只能对 80 个物理寄存器进行访问。

■程序计数器 PC

芯片复位后，程序计数器 PC 的所有位都被置成“1”。在指令执行期间，除了以下几种情况指令执行的结果会改变 PC 本身的地址值外，其他情况都随着指令的执行会自动加 1。

①“GOTO”无条件转移指令可以直接改变 PC 的低 9 位地址（D8～D0）值。当程序计数器的计数值大于 512 个字时，PC 的高 2 位 D10 和 D9 将用状态寄存器 STATUS 中的页面选择位 PA1 和 PA0（D6 和 D5）来加载作为高位地址。由此“GOTO”可以跳转到任意页的任意单元。

②“CALL”调用指令可直接把低 8 位地址装入 PC，同时对第 9 位清零。PC 的值加 1 后指向返回的断点地址，再把断点地址压栈保护。当程序计数器大于 512 个字时，PC 的高 2 位 D10 和 D9 将用状态寄存器 STATUS 中的页面选择位 PA1 和 PA0（D6 和 D5）来加载作为高位地址。

③“RETLW”返回指令的功能是把堆栈栈顶的数据（即断口地址）送入程序计数器 PC，以确保正确返回调用的主程序。

④如果在任何一条指令中 PC 被作为目标操作数（如 MOVWF PC），那么计算的 8 位结果将被送入 PC 的低 8 位,PC 的第 9 位将被清零。PC 的高 2 位 D10 和 D9 将用状态寄存器 STATUS 的页面选择位 PA1 和 PA0 来加载作为高位地址。

■配置寄存器 CONFIG

— …… —	—	WDTE	FOSC1	FOSC0
11 …… 4	3	2	1	0

FOSC1 和 FOSC0 是振荡器选择位

FOSC1	FOSC0	
0	0	LP 型（低功耗振荡器）
0	1	XT 型（晶体振荡器）
1	0	HS 型（高速石英晶体振荡器）

1 1 RC 型（阻容振荡器）

WDTE 是监视定时器允许位：

WDTE = 1 允许 WDT 工作

WDTE=0 关闭 WDT 工作

■ 晶体振荡器/陶瓷谐振器

陶瓷谐振器所需电容器的值

类型	频率	电容器值（C1=C2）/ Pf
XT	455kHz	68～100
XT	2MHz	15～68
HS	4MHz	15～68
HS	8MHz	10～68
HS	16MHz	10～22

谐振器所需电容器的值

类型	频率	C1/pF	C2/pF
LP	32kHz	15	15
	100kHz	15～30	30～47
	200kHz	15～30	15～82
XT	100kHz	15～30	200～300
	200kHz	15～30	100～200
	455kHz	15～30	15～100
	1MHz	15～30	15～30
	2MHz	15～30	15～30
	4MHz	15～47	15～47
HS	4MHz	15～30	15～82
	8MHz	15～30	15～82
	20MHz	15～30	15～82

对 32kHz 晶体振荡器，当 VDD>4.5V 时，厂家推荐值是 C1=C2=30pF。

■复位电路

HS2321C 芯片有几种不同的复位方式：

① 上电复位 POR

② 在正常工作情况下，置 MCLR 引脚为低电平复位

③ 在休眠期间，置 MCLR 引脚为低电平复位

④ 监视定时器 WDT 超时复位

用不同复位方式复位后 TO/PD 的状态表

TO	PD	复 位 原 因
0	0	WDT 唤醒休眠状态下的 CPU
0	1	在非休眠状态下 WDT 超时复位
1	0	MCLR 唤醒休眠状态下的 CPU
1	1	上电复位
u	u	MCLR 输入保持低电平状态

所有寄存器复位状态条件表

地址	寄存器名	D7 D6 D5 D4 D3 D2 D1 D0	上电复位值	MCLR & WDT 复位值
00h	INDF	用 FSR 的内容寻址数据存储器	---- ----	---- ----
01h	TMRO	8 位实时时钟/计数器	0000 0000	uuuu uuuu
02h	PCL	程序计数器 PC 的低 8 位	1111 1111	1111 1111

03h	STATUS	PA2 PA2 PA0 TO PD Z DC C	0001 1000	000? ?uuu
04h	FSR	间接数据存储器地址指针	1000 0000	uuuu uuuu
05h	PORTA	— — — — RA3 RA2 RA1 RA0	---- xxxx	---- uuuu
06h	PORTB	RB7 RB6 RB5 RB4 RB3 RB2 RB1 RB0	xxxx xxxx	uuuu uuuu
07h	PORTC	RC7 RC6 RC5 RC4 RC3 RC2 RC1 RC0	xxxx xxxx	uuuu uuuu
—	W	8 位工作寄存器	xxxx xxxx	uuuu uuuu
—	TRIS	I/O 寄存器的方向寄存器	1111 1111	1111 1111
—	OPTION	8 位选择寄存器	--11 1111	--11 1111

■监视定时器 WDT

WDT（看门狗）定时计数的脉冲序列由片内独立的 RC 振荡器产生，所以它不需外接任何元器件就可以工作。

在不加分频器的情况下，WDT 的基本定时时间是 18ms,这个周期还受温度，VDD 和不同元器件的工艺参数影响。如果需要更长的周期，可以通软件控制 OPTION 寄存器把预分频配置给 WDT，这个分频器的最大分频比可达到 1：128，定时周期达到 2.3s.

■预分频器

片内的预分频器实际上是一个 8 位的计数器,用于定时器/计数器 TMR0 时,是作为一个预分频器;用于监视定时器 WDT 时,是作为一个后分频器.然而片内只有一个物理分频计数器,只能用于两个部件中的一个,不能同时使用,它的选择是通过选择寄存器 OPTION 中的 PSA 来进行的,预分频器的倍率则由 PS2～PS0 位控制.

■电气极限特性

- ▲ 环境温度： -55℃～+125℃
- ▲ 储藏温度： -65℃～+150℃
- ▲ 相对于 VSS 在 VDD 引脚上电压： 0 V～+7.5V
- ▲ 相对于 VSS 在其他引脚上电压： 0 V～+14V
- ▲ 相对于 VSS 在 MCLR 引脚上电压： -0.6V～VDD+0.6V
- ▲ 整个芯片的功耗： 800mW
- ▲ VSS 引脚最大输出电流： 150mA
- ▲ VDD 引脚最大电流： 50mA
- ▲ TOCKI 引脚最大输入电流： ±500μA
- ▲ 任一个 I/O 引脚最大输出漏电流： 25mA
- ▲ 任一个 I/O 引脚最大输出灌电流： 20 mA
- ▲ 一个 I/O 引脚最大输出漏电流： 40mA
- ▲ 一个 I/O 引脚最大输出灌电流： 50mA

■HS2321C 和 PIC16C57 的不同之处

① HS2321C 的引脚 3 为低电平时进入测试状态,正常工作时需接高电平或不接,而

PIC16C57 的引脚 3(N/C)则没有限制.

② HS2321C 在外部晶振频率不变的情况下，工作频率可以通过掩膜选择提高 4 倍，满足部分客户的高速度要求。

③ HS2321C 的某些专用寄存器的上电复位值与 PIC16C57 不同,具体如下表：

地址	名称	上电复位值	
		HS2321C	PIC16C57
01h	TMR0	0000 0000	xxxx xxxx
03h	STATUS	0001 1000	0001 1xxx
04h	FSR	1000 0000	1xxx xxxx